



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07151817 A**(43) Date of publication of application: **16 . 06 . 95**

(51) Int. Cl.

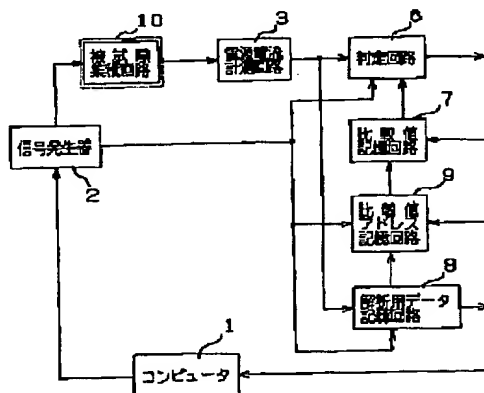
G01R 31/26(21) Application number: **05326236**(71) Applicant: **ANDO ELECTRIC CO LTD**(22) Date of filing: **30 . 11 . 93**(72) Inventor: **OMORI YOSHIHIRO****(54) AUTOMATIC INSPECTION APPARATUS FOR POWER-SUPPLY CURRENT OF INTEGRATED CIRCUIT****(57) Abstract:**

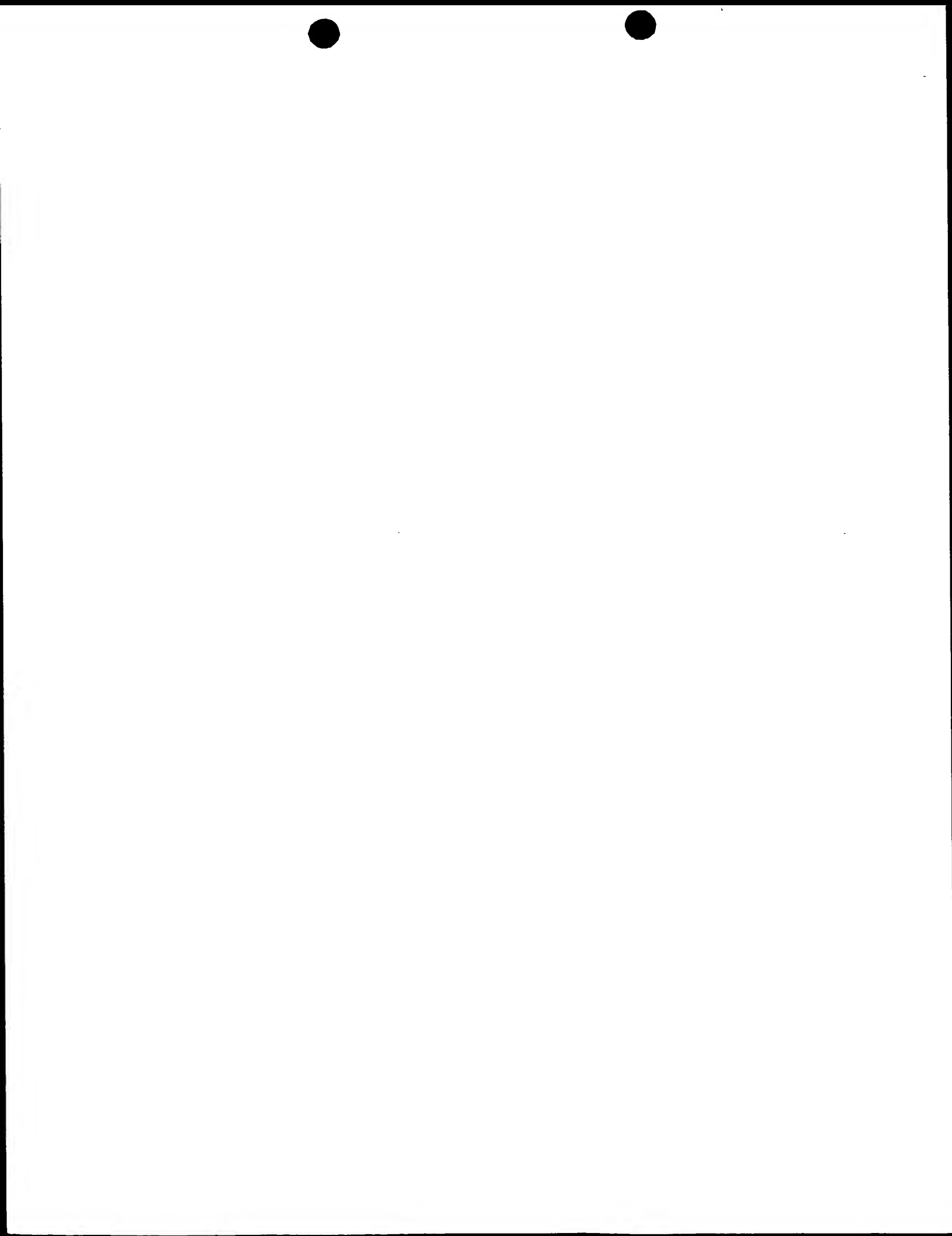
PURPOSE: To obtain an automatic inspection apparatus in which a signal generator continuously adds a signal, and the power-supply current of an integrated circuit to be tested is judged at a high speed, and which analyzes a measured value as a numerical value.

CONSTITUTION: A signal generator 2 outputs a signal to an integrated circuit 10 to be tested by the instruction of a computer 1, a power-supply-current measuring circuit 3 to which the output of the integrated circuit 10 to be measured is input measures a power-supply current, a comparison-value storage circuit 7 stores a comparison value for reference, it outputs the comparison value in synchronization with the output of the signal generator 2, a judgment circuit 6 judges whether a measured value is good or not on the basis of the output of the power-supply-current measuring circuit 3 and that of the comparison-value storage circuit 7 in synchronization with the output of the signal generator 2, and the output of the powersupply-current measuring circuit 3 is input to an analyticaldata storage circuit 8. In addition, the comparison-value storage circuit 7 stores the comparison value for reference at every address, a comparison-value-address storage circuit 9 stores the address number of the comparison-value

storage circuit 7, the address number is output by the signal generator 2, and the comparison value, for reference, which has been stored in the address number which is input from the comparison-value-address storage circuit 9 is output.

COPYRIGHT: (C)1995,JPO





(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-151817

(43) 公開日 平成7年(1995)6月16日

(51) Int.Cl.⁸

G 0 1 R 31/26

識別記号

庁内整理番号

G

F I

技術表示箇所

審査請求 未請求 請求項の数2 F D (全4頁)

(21) 出願番号

特願平5-326236

(22) 出願日

平成5年(1993)11月30日

(71) 出願人 000117744

安藤電気株式会社

東京都大田区蒲田4丁目19番7号

(72) 発明者 大森 義廣

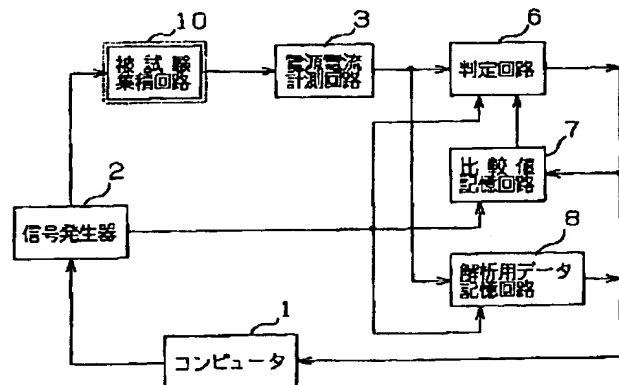
東京都大田区蒲田4丁目19番7号 安藤電気株式会社内

(54) 【発明の名称】 集積回路の電源電流自動検査装置

(57) 【要約】

【目的】 信号発生器は信号を連続して加え、被集積回路の電源電流の判定を高速に行うとともに、計測値を数値として解析する電源電流自動検査装置を提供する。

【構成】 信号発生器2はコンピュータ1の指示により被試験集積回路10に信号を出力し、電源電流計測回路3は被試験集積回路10の出力を入力して電源電流を計測し、比較値記憶回路7は参照用比較値を記憶して信号発生器2の出力に同期して出力し、判定回路6は信号発生器2の出力に同期した電源電流計測回路3と比較値記憶回路7の出力から計測値の良否を判定し、解析用データ記憶回路8は電源電流計測回路3の出力を入力する。さらに、比較値記憶回路7は参照用比較値をアドレスごとに記憶し、比較値アドレス記憶回路9は比較値記憶回路7のアドレス番号を記憶し、信号発生器2によりアドレス番号を出力し、比較値アドレス記憶回路9から入力されたアドレス番号に記憶した参照用比較値を出力する。



【特許請求の範囲】

【請求項1】 コンピュータ(1)の指示により、被試験集積回路(10)に信号を出力する信号発生器(2)と、被試験集積回路(10)の出力を入力とし、電源電流を計測する電源電流計測回路(3)と、

参照用比較値を記憶し、信号発生器(2)の出力に同期して出力する比較値記憶回路(7)と、

信号発生器(2)の出力に同期した電源電流計測回路(3)の出力を第1の入力とし、比較値記憶回路(7)の出力を第2の入力とし、信号発生器(2)の出力に同期して計測値の良否を判定する判定回路(6)と、

電源電流計測回路(3)の出力を入力とする解析用データ記憶回路(8)を備えることを特徴とする集積回路の電源電流自動検査装置。

【請求項2】 コンピュータ(1)の指示により、被試験集積回路(10)に信号を出力する信号発生器(2)と、被試験集積回路(10)の出力を入力とし、電源電流を計測する電源電流計測回路(3)と、

比較値記憶回路(7)のアドレス番号を記憶し、信号発生器(2)によりアドレス番号を出力する比較値アドレス記憶回路(9)と、

参照用比較値をアドレスごとに記憶し、比較値アドレス記憶回路(9)から入力されたアドレス番号に記憶した参照用比較値を出力する比較値記憶回路(7)と、

信号発生器(2)の出力に同期した電源電流計測回路(3)の出力を第1の入力とし、比較値記憶回路(7)の出力を第2の入力とし、信号発生器(2)の出力に同期して計測値の良否を判定する判定回路(6)と、

電源電流計測回路(3)の出力を入力とする解析用データ記憶回路(8)を備えることを特徴とする集積回路の電源電流自動検査装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、集積回路を試験する自動検査装置において、高速に多量の電源電流測定を行う場合に、これらの計測結果を効率良く高速に良否判定することを可能とする判定回路と、判定結果を解析する記憶回路を備える自動検査装置についてのものである。

【0002】

【従来の技術】近年、集積回路の試験において電源電流の測定が注目されているが、電源電流の測定は、集積回路に加えられる入力信号(デジタル信号列)に同期して計測することが必要とされている。

【0003】次に、従来技術による集積回路の電流判定回路の構成を図3に示す。図3の1はコンピュータ、2は信号発生器、3は電源電流計測回路、10は被試験集積回路である。図3で、被試験集積回路10の電流を計測判定する場合、まず、コンピュータ1は信号発生器2に信号を出力するように制御する。信号発生器2は、コンピュータ1の指示により被試験集積回路10に対して

信号を入力する。

【0004】電源電流計測回路3は被試験集積回路10の出力を入力とし、計測を行ってコンピュータ1に出力する。コンピュータ1は、電源電流計測回路3から入力された情報をあらかじめコンピュータ1内の図示を省略した記憶回路に書き込まれている情報と比較し、良否判定を行う。良否判定を行った後、コンピュータ1は再び被試験集積回路10に対し信号の入力を開始させるため、信号発生器2を動作させる。

10 【0005】次に、従来技術による電流判定回路の他の構成を図4に示す。図4の4はアナログコンパレータ、5は参照電圧発生回路であり、他は図3と同じである。すなわち、図4は図3の電源電流計測回路3のアナログ出力をアナログコンパレータ4に入力し、信号発生器2に同期して参照電圧発生回路5により発生する参照電圧と比較してコンピュータ1に出力する。

【0006】

【発明が解決しようとする課題】図3の構成では、従来、電源電流計測回路3からの情報を一旦コンピュータ等に取り込み、判定を行って、再び信号の入力を始めるといった手順が取られており、一連のコンピュータの動作は、あらかじめプログラムされた内容に沿って実行されるが、プログラムの実行のためには一定の時間が必要のため、信号発生器2が次の計測条件を与えるための信号を発生させることを一時中断したり、極端な場合は最初から新たに信号を加え直す必要があった。

【0007】また、図4に示すように、コンピュータ1による判定処理をアナログコンパレータ4により行う構成では、コンピュータ1の判定時間は短縮できるものの、多量に判定を行う場合には、アナログコンパレータ4に入力する参照電圧発生回路5の参照電圧を高速に入れ変えたり、アナログコンパレータ4による判定結果を高速に処理する必要がある、これらの操作をコンピュータ1で実行させることは、図3の場合と同様に、プログラムの実行のための一定時間が必要となり、判定時間が長くなるという問題がある。さらに、アナログコンパレータ4による判定結果をハードウェア的に処理したとしても、計測値を解析することが必要となる研究・開発向きの構成とはならない。

40 【0008】この発明は、信号発生器は信号を連続して加え、被集積回路の電源電流の判定を高速に行うとともに、計測値を数値として解析する集積回路の電源電流自動検査装置の提供を目的とする。

【0009】

【課題を解決するための手段】この目的を達成するため、この発明は、コンピュータ1の指示により、被試験集積回路10に信号を出力する信号発生器2と、被試験集積回路10の出力を入力とし、電源電流を計測する電源電流計測回路3と、参照用比較値を記憶し、信号発生器2の出力に同期して出力する比較値記憶回路7と、信

号発生器2の出力に同期した電源電流計測回路3の出力を第1の入力とし、比較値記憶回路7の出力を第2の入力とし、信号発生器2の出力に同期して計測値の良否を判定する判定回路6と、電源電流計測回路3の出力を入力とする解析用データ記憶回路8を備える。また、比較値記憶回路7のアドレス番号を記憶し、信号発生器2によりアドレス番号を出力する比較値アドレス記憶回路9を追加し、比較値記憶回路7は参照用比較値をアドレスごとに記憶し、比較値アドレス記憶回路9から入力されたアドレス番号に記憶した参照用比較値を出力する。

【0010】

【作用】次に、この発明による集積回路の電源電流自動検査装置の構成を図1に示す。図1の1はコンピュータ、2は信号発生器、3は電源電流計測回路、6は判定回路、7は比較値記憶回路、8は解析用データ記憶回路、10は被試験集積回路である。図1で、信号発生器2はコンピュータ1の指示により被試験集積回路10に信号を入力する。これにより、被測定集積回路10は電源電流の計測が可能な状態になる。

【0011】電源電流計測回路3は被試験集積回路10の出力を入力して計測を行う。電源電流計測回路3の出力は判定回路6と解析用データ記憶回路8に入力される。判定回路6は電源電流計測回路3からの計測値が判定値内にあるかどうかを決定するハードウェアによる回路である。解析用データ記憶回路8は、判定回路6に入力される計測値を並行して記憶する。

【0012】比較値記憶回路7には、判定回路6に入力された電源電流計測回路3による計測値に対する参照用比較値をあらかじめコンピュータ1から書き込んでおき、信号発生器2からの信号に同期して順次読み出され、判定回路6に入力して被試験集積回路10の電源電流計測値と比較される。

【0013】判定回路6では一連の計測値について1つでも判定結果が不良である場合は、その場所と結果を記憶する。一連の計測が終了すると、コンピュータ1はトータル的な判定結果を判定回路6より読み出し、測定結果とする。不良が発生した場合は、解析用データ記憶回路8より、実際の計測値を読み出し数値的な値について評価を行う。

【0014】被測定集積回路10に対する一連の電源電流の計測が極めて多量な場合、全ての計測値を解析用データ記憶回路8に格納するには、容量の大きな記憶回路が必要になる。しかし、一般に解析が必要となる計測値は不良と判定されたものに限られるので、不良となる値の前後のものだけを記憶できれば良い。

【0015】

【実施例】次に、図1の実施例の構成を図2に示す。図2は、図1の構成に比較値アドレス記憶回路9を追加し

たものである。

【0016】図2で、被測定集積回路10に対する一連の電源電流の計測が極めて多量な場合、比較値記憶回路7は各計測ごとに参照用比較値を判定回路6に入力するために、通常であれば大容量の記憶回路が必要となる。

【0017】しかし、判定回路6に入力する比較値そのものは共通的な値をとることが多いので、図2に示すように、比較値記憶回路7は小容量のものを使用して比較値を格納し、比較値アドレス記憶回路9には、比較値が格納されている比較値記憶回路7のアドレス番号を記憶することにより、比較値記憶回路7の構成を簡単にすることができる。なお、参照用比較値およびアドレス信号は、あらかじめコンピュータ1により書き込んでおく。

【0018】

【発明の効果】この発明によれば、計測回路からのデータと比較データの判定を行うハードウェアによる判定回路と、判定値を入力信号と同期して読み出すことのできる記憶回路を備えるので、各々の計測値に対する良否判定が、すでにハードウェア的に行われ、電源電流の計測値を高速にかつ実際の動作状態に近い条件で判定処理することができる。

【0019】また、計測回路からの計測値を入力信号と同期して書き込む記憶回路を備えることにより、一連の判定終了後に、コンピュータにより不良箇所に相当する計測データを読み出し、判定が不良になった場合の数値的な解析を行うことができる。

【0020】さらに、この検査装置は、従来のデジタル集積回路用自動検査装置に用いられている不良解析機構と似た構成となっており、一部の回路を拡張追加することによって簡単に実現することができる。

【図面の簡単な説明】

【図1】この発明による集積回路の電源電流自動検査装置のブロック図である。

【図2】比較値を間接的にアクセスする記憶回路を用いた電源電流自動検査装置のブロック図である。

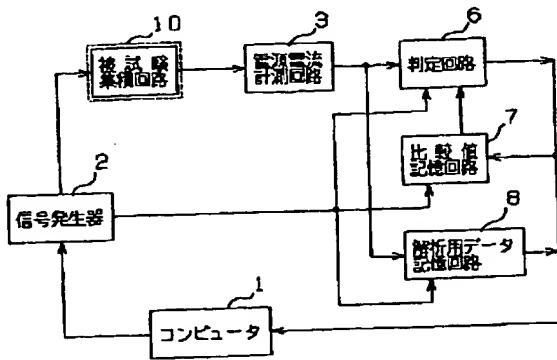
【図3】従来技術による電源電流自動検査装置のブロック図である。

【図4】アナログコンパレータを用いた電源電流自動検査装置のブロック図である。

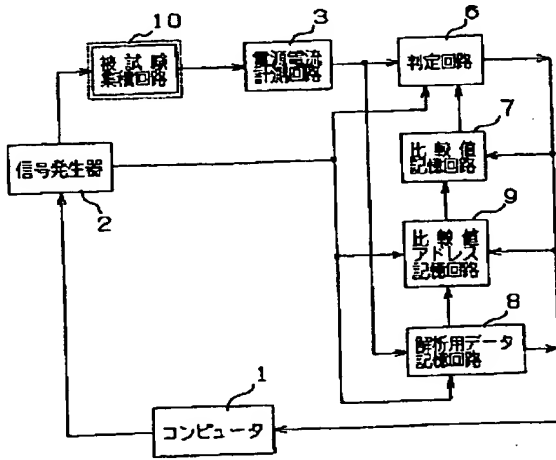
【符号の説明】

- 1 コンピュータ
- 2 信号発生器
- 3 電源電流計測回路
- 6 判定回路
- 7 比較値記憶回路
- 8 解析用データ記憶回路
- 9 比較値アドレス記憶回路
- 10 被試験集積回路

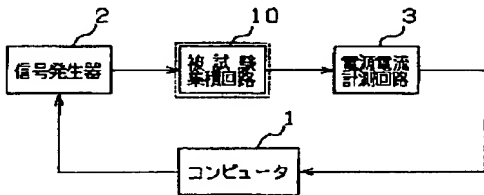
【図1】



【図2】



【図3】



【図4】

